

به نام خدا

## کارگاه آموزشی سمپوزیوم بین‌المللی RTEST 2018

**عنوان کارگاه:** تحلیل توان الگوریتم AES (حملات، راه‌کارهای مقابله و معیارهای ارزیابی به همراه تجربه عملی)

Power Analysis of AES (Attacks, Countermeasures and Evaluation Metrics Accompanied by a Practical Demonstration)

**ارائه دهنده‌گان:** سیاوش بیات‌سرمدی (استادیار دانشکده مهندسی کامپیوتر دانشگاه صنعتی شریف)

سید محمد حسین فرزام

### خلاصه کارگاه آموزشی:

امنیت سامانه‌های رمزنگاری همواره یکی از مباحث مورد توجه فعالان حوزه‌ی امنیت بوده است. منشأ آسیب‌پذیری‌ها، در اکثر موارد، نه در مباحث نظری بلکه در پیاده‌سازی الگوریتم‌ها بوده است. یکی از قدرتمندترین و در عین حال کم‌هزینه‌ترین حملات انجام‌شده به پیاده‌سازی سامانه‌های رمزنگاری، حملات کانال جانبی<sup>۱</sup> هستند که با تحلیل اطلاعات جانبی نشت‌شده از پیاده‌سازی الگوریتم‌های رمزنگاری، قادر به افشای کلیدهای محرمانه رمزنگاری می‌باشند. توان مصرفی و تشعشع الکترومغناطیس از مهمترین اطلاعاتی هستند که اندازه‌گیری آن‌ها در حین انجام عملیات رمزنگاری می‌تواند استخراج کلید رمزنگاری را در پی داشته باشد.

تمرکز این کارگاه بر روش‌هایی است که با تحلیل اطلاعات توان مصرفی به سامانه‌های رمزنگاری حمله می‌کنند. در این راستا و برای برجسته نمودن برتری‌های حملات تحلیل توان<sup>۲</sup>، ابتدا مقدمه‌ای بر حملات فیزیکی ارائه شده و سپس به حملات کانال جانبی و تحلیل توان پرداخته می‌شود. از این میان، جزئیات تحلیل توانی ساده، تفاضلی و همبستگی<sup>۳</sup> به طور ویژه بررسی می‌شود. در ادامه مرور روش‌های کارآمدتری همچون حملات الگویی<sup>۴</sup>، حمله تحلیل توان تفاضلی بر پایه الگو<sup>۵</sup> و حمله ترکیبی تصادم و تحلیل توان<sup>۶</sup> نیز در دستور کار قرار دارد. انجام عملی حمله تحلیل توان تفاضلی به یک

<sup>1</sup> Side-Channel Attacks (SCA)

<sup>2</sup> Power analysis attacks

<sup>3</sup> Simple/Differential/Correlation Power Analysis (SPA/DPA/CPA)

<sup>4</sup> Template attacks

<sup>5</sup> Template-based DPA

<sup>6</sup> Correlation enhanced power analysis collision attack

پایاده‌سازی از الگوریتم AES بر روی FPGA یکی دیگر از برنامه‌های اصلی کارگاه است. آخرین بخش از کارگاه به بررسی روش‌های مقابله با حملات کانال جانبی اختصاص دارد. در این قسمت ابتدا پیش‌زمینه لازم برای معرفی روش پوشش‌گذاری<sup>۷</sup> ارائه می‌شود. سپس به بررسی جزئیات این روش و تغییراتی که در معماری AES ایجاد می‌کند پرداخته می‌شود. در کنار این راه‌کار مقابله، به بررسی اجمالی روش‌های مقابله دیگری همچون تصادفی‌سازی زمانی<sup>۸</sup> و منطق‌های Dual-Rail Precharge (DRP) نیز پرداخته می‌شود.

### عناوین مطالب پوشش داده شده در کارگاه:

- (۱) آشنایی حملات فیزیکی
- (۲) آشنایی حملات کانال جانبی
- (۳) بررسی جزئی تر حملات توانی ساده، تفاضلی و همبستگی
- (۴) مروری بر حملات دیگر توانی
- (۵) انجام عملی یک حمله بر روی AES
- (۶) بررسی جزئی مقابله‌ی پوشش‌گذاری
- (۷) بررسی اجمالی برخی مقابله‌های دیگر

### برنامه زمانی کارگاه:

موضوع	بازه زمانی	شرح موضوع
موضوع ۱	۹ ~ ۱۰:۱۵	آشنایی با حملات فیزیکی و کانال جانبی: تحلیل توان ساده، تفاضلی و همبستگی معرفی معیارهای ارزیابی
استراحت	۱۰:۱۵ ~ ۱۰:۴۵	
موضوع ۲	۱۰:۴۵ ~ ۱۲	انجام عملی تحلیل توان تفاضلی و معرفی حملات پیشرفته: ۱. تحلیل تفاضلی با مدل شمارش تغییرات ۲. حملات الگویی ۳. تحلیل تفاضلی بر پایه الگو ۴. حمله ترکیبی تصادم و تحلیل توان
ناهار و نماز	۱۲ ~ ۱۳:۳۰	
موضوع ۳	۱۳:۳۰ ~ ۱۴:۴۵	مقابله: پوشش‌گذاری، تصادفی‌سازی زمانی و منطق‌های DRP

<sup>7</sup> Masking

<sup>8</sup> Shuffling